

30. 9. 2004

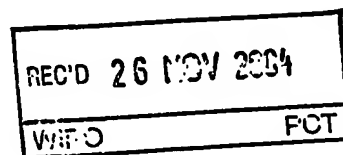
日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 9月24日
Date of Application:

出願番号 特願2003-331360
Application Number:
[ST. 10/C]: [JP2003-331360]



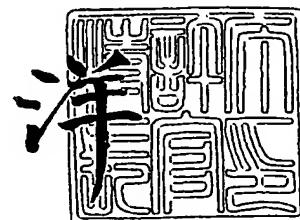
出願人 イビデン株式会社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年11月11日

特許庁長官
Commissioner,
Japan Patent Office

小川



【書類名】 特許願
【整理番号】 112362
【あて先】 特許庁長官殿
【国際特許分類】 H05K 01/34
【発明者】
 【住所又は居所】 岐阜県揖斐郡揖斐川町北方 1-1 イビデン株式会社内
 【氏名】 刈谷 隆
【発明者】
 【住所又は居所】 岐阜県揖斐郡揖斐川町北方 1-1 イビデン株式会社内
 【氏名】 古谷 俊樹
【特許出願人】
 【識別番号】 000000158
 【住所又は居所】 岐阜県大垣市神田町 2 丁目 1 番地
 【氏名又は名称】 イビデン株式会社
 【代表者】 岩田 義文
【代理人】
 【識別番号】 100095795
 【住所又は居所】 名古屋市中区栄 1 丁目 2 2 番 6 号
 【弁理士】
 【氏名又は名称】 田下 明人
【選任した代理人】
 【識別番号】 100098567
 【住所又は居所】 名古屋市中区栄 1 丁目 2 2 番 6 号
 【弁理士】
 【氏名又は名称】 加藤 壯祐
【手数料の表示】
 【予納台帳番号】 054874
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9401314

【書類名】 特許請求の範囲**【請求項 1】**

樹脂からなるパッケージ基板とセラミックからなる IC チップとの間に介在するインターポーザであって、

該インターポーザは、絶縁性基材の貫通孔に導電性物質を充填してなり、

前記絶縁性基材のヤング率は $55 \sim 440 \text{ GPa}$ であることを特徴とするインターポーザ。

【請求項 2】

前記絶縁基材の厚みは、パッケージ基板厚み $\times 0.015$ 以上であって、パッケージ基板 $\times 1.5$ 以下であることを特徴とする請求項 1 のインターポーザ。

【請求項 3】

前記絶縁基材の大きさは、インターポーザに搭載する電子部品の投影面積以上であって、パッケージ基板の投影面積以下であることを特徴とする請求項 1 又は請求項 2 のインターポーザ。

【請求項 4】

絶縁基材の貫通孔の配置は、格子状または、千鳥状であって、貫通孔間のピッチは、 $60 \sim 250 \mu\text{m}$ 以下であることを特徴とする請求項 1 又は請求項 2 又は請求項 3 のインターポーザ。

【請求項 5】

前記パッケージ基板は多層プリント配線板であることを特徴とする請求項 1 ～ 4 のいずれかのインターポーザ。

【請求項 6】

前記導電性材料は、金属めっきからなることを特徴とする請求項 1 ～ 5 のいずれかのインターポーザ。

【請求項 7】

前記導電性材料は、低融点金属のペーストからなることを特徴とする請求項 1 ～ 5 のいずれかのインターポーザ。

【請求項 8】

絶縁基材の貫通孔の断面形状は、少なくとも 1 端面の開口径が、貫通孔中心の穴径以上であることを特徴とする請求項 1 ～ 7 のいずれかのインターポーザ。

【請求項 9】

請求項 1 ～ 8 のいずれか 1 のインターポーザを備える多層プリント配線板。

【書類名】明細書

【発明の名称】インターポーザ、多層プリント配線板

【技術分野】

【0001】

この発明は、インターポーザ及び多層プリント配線板に係り、特に、樹脂からなるパッケージ基板とセラミックからなる IC チップとの間に介在するインターポーザ、及び、IC チップを接続するためのインターポーザ層を備える多層プリント配線板に関するものである。

【背景技術】

【0002】

ファインピッチの IC チップをドータボード等の外部基板と接続するためにパッケージ基板が用いられている。パッケージ基板の材料としては、セラミック又は樹脂が用いられている。ここで、セラミックパッケージ基板は、焼成してなるメタライズ配線を用いるため、抵抗値が高くなり、更に、セラミックの誘電率は高く、高周波、高性能の IC を搭載することが難しい。一方、樹脂製パッケージ基板は、めっきによる銅配線を用い得るため、配線抵抗を下げることができ、樹脂の誘電率は低く、高周波、高性能の IC を搭載することが相対的に容易である。

ここで、パッケージ基板と IC チップとの間にインターポーザを介在させる技術としては、特許文献 1～特許文献 4 がある。

【0003】

【特許文献 1】特開 2001-102479 号公報

【特許文献 2】特開 2002-373962 号公報

【特許文献 3】特開 2002-261204 号公報

【特許文献 4】特開 2000-332168 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、IC の周波数が、10GHz を越えると、IC の配線層の樹脂を低誘電率化しないと、誤動作が発生する。低誘電化するには、配線層の樹脂に、脆い樹脂を使う必要がある。そこで、発明者らは、低誘電材の樹脂で配線層を形成している IC を搭載した半導体装置の基板実装時における熱応力の解析を行なったところ、IC とパッケージ基板の熱膨張率差により、IC の樹脂層に、亀裂、断線が発生することが分った。そうすると、高速化の要求に応えられない。

【0005】

本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、パッケージ基板に搭載した IC チップで配線パターン of 断線を防ぐことができるインターポーザ、及び、インターポーザ層を備える多層プリント配線板を提供することにある。

【課題を解決するための手段】

【0006】

発明者らは、上記目的の実現に向け鋭意研究した結果、樹脂からなるパッケージ基板とセラミックからなる IC チップとを、電氣的に接続するインターポーザを介在させるとの着想を持った。

【0007】

上記インターポーザを構成する絶縁性基材のヤング率としては、IC チップを構成するセラミックと同等で、パッケージ基板を構成する樹脂基板よりも高いものを用いることが好ましい。具体的には、インターポーザを構成する絶縁性基材のヤング率は、55～440GPa であることが望ましく、更に好適には、60～380GPa であることが望ましい。本発明者が半導体装置の基板実装時における熱応力の解析を行なったところ、インターポーザのヤング率が、前記した範囲内であると、IC チップ、インターポーザと樹脂製

パッケージの熱応力等による各変形量が、ICとインターポーザとパッケージ基板の関係となる。このような関係となると、セラミック製ICと樹脂製パッケージ基板間の熱膨張差による応力をインターポーザが受けとめて、ICの配線層の樹脂に、応力を伝達しない。その結果、ICの配線層の樹脂に亀裂、断線が発生しないことが分った。インターポーザのヤング率が、小さくなると、応力によるインターポーザの変形量が大きくなる。インターポーザのヤング率が55GPa未満となると、ICとインターポーザの変形量の差が大きくなる。そして、その違いにより発生した応力に、ICの配線層の樹脂が耐えきれなくなり、ICの配線層の樹脂に亀裂、断線が発生することが分った。逆に、440GPaを越えると、インターポーザとパッケージ基板間の半田バンプに応力が集中して、そこで亀裂、断線が発生することが分った。

【0008】

インターポーザを構成する材料は、ヤング率が、55～440GPaであれば、特に限定することはないが、例えば、パイレックスガラス、ジルコニア、窒化アルミニウム、窒化珪素、炭化珪素、アルミナ、ムライト、コージライト、ステアタイト、フォルステライト等のセラミック基板やオレフィン樹脂、エポキシ樹脂、ポリイミド樹脂、フェノール樹脂、BT樹脂等の熱硬化性樹脂をガラスクロス等の心材に含浸させた基板やさらにガラスフィラー、アルミナ、ジルコニア等の無機フィラーを分散させた基板が挙げられる。

【0009】

この内、パイレックスガラス、ムライト、コージライト、ステアタイト、フォルステライト等のガラス成分含有セラミック基板をインターポーザに用いると、誘電率が低いので、高速信号を伝送する際、有利となる。

【0010】

IC等の電子部品とインターポーザ間、インターポーザとパッケージ間の接合部に使うはんだ材料としては、特に限定することはないが、例えば、Sn/Pb, Sn/Ag, Sn, Sn/Cu, Sn/Sb, Sn/In/Ag, Sn/Bi, Sn/In, 銅ペースト, 銀ペースト, 導電性樹脂等が挙げられる。

【0011】

インターポーザの厚みは、以下の関係が好ましい。
パッケージ基板厚み $\times 0.015 \leq$ インターポーザの厚み \leq 本体のパッケージ基板 $\times 1.5$ 、さらには、パッケージ基板厚み $\times 0.02 \leq$ インターポーザの厚み \leq 本体のパッケージ基板 $\times 1.0$ が好適である。

【0012】

インターポーザの厚みが、パッケージ基板厚み $\times 0.015$ 未満だと、インターポーザ基板の厚みが薄いので、その取扱いが難しくなる。また、剛性がなくなるので、基板の寸法収縮が大きくなる。そうすると、インターポーザの貫通孔とICの外部電極との位置精度が悪くなり、インターポーザとIC間で、未接続が発生するからである。逆に、パッケージ基板 $\times 1.5$ を超えると、パッケージ基板が厚くなるので、薄型化の要求に応えられない。他の理由としては、基板が厚くなると小径の貫通孔を形成することが難しいので、ファイン化に不向きとなる。

【0013】

インターポーザの大きさは、以下の関係が好ましい。
インターポーザに搭載する電子部品の投影面積 \leq インターポーザの面積 \leq パッケージ基板の投影面積 $\times 1$ 、さらには、電子部品の投影面積 $\times 1.2 \leq$ インターポーザの面積 \leq パッケージ基板の投影面積 $\times 0.7$ が好適である。

【0014】

インターポーザの面積が、電子部品の投影面積未満だと、電子部品をインターポーザ上に電子部品を搭載できないからである。インターポーザの面積が、電子部品の投影面積 $\times 1.2$ 以上になると、インターポーザと電子部品との間に、段差ができるので、その間にモールド樹脂を充填することが可能となる。モールド樹脂も応力を緩和することができるので、さらに、熱衝撃に対する接合部及び電子部品の寿命が延びる。インターポーザの面

積が、パッケージ基板の投影面積の0.7以下だと、インターポーザとパッケージ本体の間にも段差ができるので、その間にも、モールド樹脂を充填することができる。両者の間にモールド樹脂を充填することで、半導体装置全体として、熱衝撃に対する信頼性が向上する。そして、インターポーザの大きさが、パッケージ基板の投影面積を越えると、基板全体が大きくなるので、小型化の要求に応えられない。

【0015】

上記インターポーザを構成する絶縁性基材は、絶縁性基材のヤング率が、55～440 GPaであって、表裏を電気的に接続する貫通孔を有しており、その貫通孔の配置は、格子状または、千鳥状であって、貫通孔間のピッチは、60～250 μm 以下である。

貫通孔は、導電性物質で充填してもよいし、貫通孔をめっき等で覆い、その未充填部に絶縁材を充填した構造でもよい。貫通孔に充填する導電性物質は、特に限定することはないが、導電ペーストよりは、例えば、銅、金、銀、ニッケル等の単一の金属もしくは、二種以上からなる金属で充填されていることが好ましい。それは、導電性ペーストと比較して、抵抗が低いため、ICへの電源の供給がスムーズになったり、発熱量が低くなったりするからである。他の理由としては、貫通孔内が金属で完全に充填されているため、金属の塑性変形により、応力を吸収できるからである。

【0016】

貫通孔の配置が、格子状または、千鳥状であり、貫通孔間のピッチが、250 μm 以下であると、隣合う貫通孔間の距離が小さくなるので、インダクタンスが減少し、ICへの電源の供給がスムーズになるからである。他の理由としては、貫通孔のピッチを狭ピッチ化しようとするとき貫通孔の径を小さくする必要がある。貫通孔の径が、小さくなると、貫通孔に充填されている導電性物質の径が、小さくなる。すると、導電性物質は、発生した応力により変形しやすくなるので、導電性物質にても、応力緩和が可能となる。その径としては、30～100 μm 以下が好ましい。30 μm を下まわると、貫通孔間に導電性物質を充填するのが困難となるからである。

【0017】

インターポーザの貫通孔の断面形状としては、少なくとも1端面の開口径が、貫通孔中心の穴径以上であることが好ましい。さらには、1端面の開口径/貫通孔の穴径が、1.02～5.0が好ましい。1未満であると、貫通孔内に導電性物質を未充填なく、充填するのが難しい。貫通孔内にボイドが発生すると、熱衝撃等で、そのボイドを起点にクラックが発生する。1以上となると、貫通孔端面の開口径が、その他の貫通孔部分より大きくなるので、導電性物質の充填が容易に行なわれる。その結果、クラックの起点となるボイドは無くなる。そして、1.02以上となると、ボイドが全くなくなる。その結果、導体全体の導通抵抗が低くなるし、ボイド近辺でのジュール熱が発生しなくなるので、ICへの電源の供給が、スムーズになり、5 GHzを越える高周波領域での誤動作がなくなる。また、貫通孔の形状が、テーパ状となっているため、発生した応力は、スルーホールの形状に沿って、接合部に到達する事となる。そのため、応力が、直線的に、接合部に到達せず、分散する効果もある。この点から、インターポーザの少なくとも1端面の開口径が、貫通孔の中心部より、大きい方が、有利である。この点から、両端面の開口径が、中心部の開口径より大きい方がさらに良い。逆に、5を越えると、ランド径が大きくなるか、中心部の開口径が小さくなる。前者の場合は、ファイン化に向かなくなり、後者の場合は、開口径のアスペクト比が大きくなるので、導電性材料の充填が難しくなり、ボイドが発生する。貫通孔の中心部より、1端面の方が開口径を大きくするのは、例えば、真っ直ぐ開口するときより、レーザのショット数を少なくすればよい。また、貫通孔の中心部より、両端面の開口径を大きくするには、両面から、例えば、レーザやプラズマ等で開口することで可能となる。

【発明を実施するための最良の形態】

【0018】

[実施例]

1. 樹脂製パッケージ基板

樹脂製パッケージ基板 10 の構成について、実施例 1 に係る樹脂製パッケージ基板 10 の断面図を示す図 1 を参照して説明する。樹脂製パッケージ基板は 10 では、多層コア基板 30 を用いている。多層コア基板 30 の表面側に導体回路 34、導体層 34 P、裏面に導体回路 34、導体層 34 E が形成されている。上側の導体層 34 P は、電源用のプレーン層として形成され、下側の導体層 34 E は、グランド用のプレーン層として形成されている。更に、多層コア基板 30 の内部の上面側に内層の導体層 16 E、下面側に導体層 16 P が形成されている。上側の導体層 16 E はグランド用のプレーン層として形成され、下側の導体層 16 P は電源用のプレーン層として形成されている。電源用のプレーン層 34 P とプレーン層 16 P とは、電源用スルーホール 36 P やバイアホール 44、54 により接続される。グランド用のプレーン層 34 E とプレーン層 16 P とは、グランド用スルーホール 36 E やバイアホール 44、54 により接続される。多層コア基板 30 の上下での信号の接続は、信号用スルーホール 36 S、バイアホール 44、54 により行われる。プレーン層は、片側だけの単層であっても、2 層以上に配置したものでもよい。2 層～4 層で形成されることが望ましい。4 層以上では電気的な特性の向上が確認されていないことからそれ以上多層にしてもその効果は 4 層と同等程度である。特に、2 層で形成されることが、多層コア基板の剛性整合という点において基板の伸び率が揃えられるので反りが出にくいからである。多層コア基板 30 の中央には、電氣的に隔離された金属板 12 が収容されている（該金属板 12 は、インバー、42 合金等の低熱膨張係数金属からなり、心材としての役目を果たしており、スルーホールやバイアホールなどとの電気な接続がされていない。主として、基板の熱膨張係数を下げたり、反りに対する剛性を向上させているのである。その配置は、基板全体に配しても良いし、搭載する IC 周辺下に枠状に配しても良い。）。該金属板 12 に、絶縁樹脂層 14 を介して上面側に内層の導体層 16 E、下面側に導体層 16 P が、更に、絶縁樹脂層 18 を介して上面側に導体回路 34、導体層 34 P が、下面に導体回路 34、導体層 34 E が形成されている。

【0019】

多層コア基板 30 の表面の導体層 34 P、34 E の上には、バイアホール 44 及び導体回路 42 の形成された層間樹脂絶縁層 40 と、バイアホール 54 及び導体回路 52 の形成された層間樹脂絶縁層 50 とが配設されている。該バイアホール 54 及び導体回路 52 の上層にはソルダーレジスト層 60 が形成されており、該ソルダーレジスト層 60 の開口部 62 を介して、上面側のバイアホール 54 及び導体回路 52 に信号用バンプ 64 S、電源用バンプ 64 P、グランド用バンプ 64 E が形成されている。同様に、下面側のバイアホール 54 及び導体回路 52 に信号用外部端子 66 S、電源用外部端子 66 P、グランド用外部端子 66 E が形成されている。

【0020】

スルーホール 36 E、36 P、36 S は、コア基板 30 に形成した通孔の導体層を形成させ、その空隙内に絶縁樹脂 17 を充填させて成る。それ以外にも、導電性ペーストもしくははめっきなどにより、スルーホール内を完全に埋めても良い。

【0021】

ここで、コア基板 30 表層の導体層 34 P、34 E は、厚さ $5 \sim 25 \mu\text{m}$ に形成され、内層の導体層 16 P、16 E は、厚さ $5 \sim 250 \mu\text{m}$ に形成され、層間樹脂絶縁層 40 上の導体回路 42 及び層間樹脂絶縁層 50 上の導体回路 52 は $5 \sim 25 \mu\text{m}$ に形成されている。

【0022】

本実施例に用いた樹脂製パッケージ基板は、コア基板 30 の表層の電源層（導体層）34 P、導体層 34、内層の電源層（導体層）16 P、導体層 16 E および金属板 12 を厚くした。これにより、コア基板の強度が増す。従って、コア基板自体を薄くしたとしても、反りや発生した応力を基板自体で緩和することが可能となる。

【0023】

また、導体層 34 P、34 E、導体層 16 P、16 E を厚くすることにより、導体自体の体積を増やすことができる。その体積を増やすことにより、導体での抵抗を低減するこ

とができる。

【0024】

図2は、樹脂製パッケージ基板10にインターポーザ70を取り付けた状態を示す断面図であり、図3は、インターポーザ70にICチップ110を取り付け、樹脂製パッケージ基板10をドータボード120に取り付けた状態を示す断面図である。インターポーザ70は、絶縁性基材80の貫通孔81に導電性物質84を充填してなるバイアホール72の上面にランド74を下面に電源用ランド76P、信号用ランド76S、グランド用ランド76Eを配置することで構成されている。樹脂製パッケージ基板10とインターポーザ70の間には樹脂製のアンダーフィル68が充填されている。インターポーザ70の上面側のランド74には半田114を介して、ICチップ110のランド112が接続されている。インターポーザ70とICチップ110の間には樹脂製のアンダーフィル69が充填されている。

【0025】

樹脂製パッケージ基板10の上面側の信号用バンプ64S、電源用バンプ64P、グランド用バンプ64Eには、インターポーザ70の信号用ランド76S、電源用ランド76P、グランド用ランド76Eへ接続される。一方、樹脂製パッケージ基板10の下側の信号用外部端子66S、電源用外部端子66P、グランド用外部端子66Eには、ドータボード120の信号用ランド122S、電源用ランド122P、グランド用ランド122Eへ接続されている。この場合における外部端子とは、PGA、BGA、半田バンプ等を指している。

【0026】

実施例1の樹脂製パッケージ基板10では、導体層34P、16Pを電源層として用いることで、ICチップ110への電源の供給能力が向上させることができる。そのため、該パッケージ基板10上にICチップ110を実装したときに、ICチップ110～基板10～ドータボード120側電源までのループインダクタンスを低減することができる。そのために、初期動作における電源不足が小さくなるため、電源不足が起き難くなり、そのためにより高周波領域のICチップを実装したとしても、初期起動における誤動作やエラーなどを引き起こすことがない。更に、導体層34E、16Eをグランド層として用いることで、ICチップの信号、電力供給にノイズが重畳しなくなり、誤動作やエラーを防ぐことができる。更に図示しないコンデンサを実装することにより、コンデンサ内の蓄積されている電源を補助的に用いることができるので、電源不足を起しにくくなる。

【0027】

図4に図3中のICチップ110、インターポーザ70、樹脂製パッケージ基板10の平面図を示す。樹脂製パッケージ基板の外形サイズは40mm×40mmで、厚みは0.8mmである。インターポーザ70の外形サイズは28mm×28mmで、厚みは160 μ m、ICチップ110の外形サイズは20mm×20mmで、厚みは0.3mmである。

【0028】

図5(A)にインターポーザ70の平面図を示す。インターポーザのランド74(貫通孔81)は、格子状に配置され、ピッチP1は、180 μ mに設定されている。図5(B)は、別例に係るインターポーザの平面図を示す。インターポーザのランド74(貫通孔81)は、千鳥状に配置され、ピッチP2は、100 μ mに設定されている。

【0029】

実施例1では、ICチップ110とパッケージ基板10を接合するのにインターポーザ70を介在しているため、応力がICチップ110とインターポーザ70間の接合部(半田114)とインターポーザ110とパッケージ基板10間の接合部(信号用バンプ64S、電源用バンプ64P、グランド用バンプ64E)の2箇所に分散する。このため、ヤング率=13MPのインターポーザ70を介在することで、セラミック製ICチップ110と樹脂製パッケージ基板10間の熱膨張差による応力をインターポーザ70が受けとめて、ICチップ110の配線層の樹脂に、応力を伝達しない。その結果、ICチップの配線層の樹脂に亀裂、断線が発生しない。

【0030】

2. インターポーザの作成

【実施例1】 ヤング率=55GPa, 28mm×28mm×160 μ m厚さ: アルミナフィラー60重量部含有ガラエポ基材

実施例1のインターポーザの製造工程について図6を参照して説明する。

(1) ビスフェノールA型エポキシ樹脂100重量部とイミダゾール型硬化剤5重量部とアルミナフィラー60重量部を混合し、該樹脂をガラスクロスに含浸後、乾燥して、Bステージとしたプリプレグ80と、銅箔78とを積層して加熱プレスすることにより得られる片面銅張積層板80Aを出発材料として用いる(図6(A))。この絶縁性基材80の厚さは160 μ m、銅箔78の厚さは12 μ mである。この絶縁性基板のヤング率は、超音波方式にて、測定したところ、55GPaであった。

【0031】

(2) ついで、絶縁材側から、表1の条件にて、炭酸ガスレーザー照射を行って、絶縁性基材80を貫通して銅箔78に至るバイアホール形成用開口81を形成し、さらにその開口81内を紫外線レーザー照射によってデスミア処理した(図6(B))。この実施例1においては、バイアホール形成用の開口の形成には、三菱電機製の高ピーク短パルス発振型炭酸ガスレーザー加工機を使用し、基材厚160 μ mのガラス布エポキシ樹脂基材に、マスクイメージ法で絶縁材側からレーザービーム照射して100穴/秒のスピードで、100 μ mのバイアホール形成用の開口を形成した。その配置は、ICの外部電極に1:1で対応した格子状で、180 μ mピッチに形成した。バイアホール形成後、デスミア処理を行なった。デスミア処理用のYAG第3高調波を用いた紫外線レーザー照射装置は、三菱電機社製のGT605LDXを使用し、そのデスミア処理のためのレーザー照射条件は、発信周波数が5KHz、パルスエネルギーが0.8mJ、ショット数が10であった。

【表1】

マスク径	$\phi 1.4\text{mm}$
パルスエネルギー	2.0mJ/パルス
ショット数	30ショット

【0032】

(3) デスミア処理を終えた基板に対して、銅箔をPETフィルム85で保護してから、銅箔78をめっきリードとして、以下のめっき液と条件にて、電解銅めっき処理を施して、開口81の上部にわずかの隙間を残して、その開口81内に電解銅めっき84を充填してバイアホール72を形成する(図6(C))。

【電解めっき液】

硫酸 2.24mol/l

硫酸銅 0.26mol/l

添加剤 19.5ml/l (アトテックジャパン社製、カバラシドGL)

【電解めっき条件】

電流密度 6.5A/dm²

時間 80分 温度 22 \pm 2 $^{\circ}$ C

【0033】

(4) さらに、銅めっき上84に、ニッケル86、金めっき87を施した後、以下のめっき液と条件ですずめっき88を30 μ m析出させ、ランド74を形成した(図6(D))。

【電解めっき液】

硫酸 105ml/l

硫酸すず 30g/l

添加剤 40ml/l

【電解めっき条件】

電流密度 5 A/dm²

時間 45 分

温度 22±2 °C

【0034】

(5) その後、銅箔 78 上の PET フィルム 85 を剥離し、銅箔 78 にドライフィルムを貼り付け、露光現像後、銅箔 78 をアルカリエッチング液にてエッチング処理を施して、ランド 76P、76S、76E を形成した。

(6) 最後に、28mm×28mm に外形加工を行い、インターポーザとした。

【0035】

[実施例 2] ヤング率=60GPa、28mm×28mm×160μm 厚さ：アルミナファイラー 80 重量部含有ガラエポ基材基板材料

実施例 2 も実施例 1 と同様な製造方法であるため図 6 を参照して説明する。

ビスフェノール A 型エポキシ樹脂 100 重量部とイミダゾール型硬化剤 5 重量部とアルミナファイラー 70 重量部を混合し、該樹脂をガラスクロスに含浸後、乾燥して、B ステージとしたプリプレグ 80 と、銅箔 78 とを積層して加熱プレスすることにより得られる片面銅張積層板 80A を出発材料として用いる (図 6 (A))。この絶縁性基材 80 の厚さは 160μm、銅箔 78 の厚さは 12μm である。この絶縁性基板のヤング率は、超音波方式により、測定したところ、60GPa であった。

【0036】

(2) ついで、絶縁材 80 側から、表 2 の条件にて炭酸ガスレーザ照射を行って、絶縁性基材 80 を貫通して銅箔 78 に至るバイアホール形成用開口 81 を形成し、さらにその開口 81 内を紫外線レーザ照射によってデスミア処理した (図 6 (B))。この実施例 2 においては、バイアホール形成用の開口の形成には、三菱電機製の高ピーク短パルス発振型炭酸ガスレーザ加工機を使用し、基材厚 160μm のガラス布エポキシ樹脂基材に、マスクイメージ法で絶縁材側からレーザビーム照射して 100 穴/秒のスピードで、100μm のバイアホール形成用の開口を形成した。その配置は、IC の外部電極に 1:1 で対応した格子状で、180μm ピッチに形成した。バイアホール形成後、デスミア処理を行なった。デスミア処理用の YAG 第 3 高調波を用いた紫外線レーザ照射装置は、三菱電機社製の GT605LDX を使用し、そのデスミア処理のためのレーザ照射条件は、発信周波数が 5KHz、パルスエネルギーが 0.8mJ、ショット数が 10 であった。

【表 2】

マスク径	φ 1.4mm
パルスエネルギー	2.0mJ/パルス
ショット数	17ショット

【0037】

(3) デスミア処理を終えた基板に対して、銅箔を PET フィルム 85 で保護してから、銅箔 78 をめっきリードとする電解銅めっき処理 (実施例 1 と同条件) を施して、開口 81 の上部にわずかの隙間を残して、その開口 81 内に電解銅めっき 84 を充填してバイアホール 72 を形成する (図 6 (C))。

【0038】

(4) さらに、銅めっき 84 上に、ニッケル 86、金めっき 87 を施した後、はんだめっき (実施例 1 と同条件) 88 を 30μm 析出させ、ランド 74 を形成した (図 6 (D))。

。

【0039】

(5) その後、銅箔上の PET フィルム 85 を剥離し、銅箔 78 にドライフィルムを貼り付け、露光現像後、銅箔 78 をアルカリエッチング液にてエッチング処理を施して、ランド 76P、76S、76E を形成した (図 6 (E))。

(6) 最後に、28mm×28mm に外形加工を行い、インターポーザとした。

【0040】

【実施例3】 ヤング率=200 GPa, 28mm×28mm×160 μ m厚さ: インターポーザ材料: ジルコニア

実施例3のインターポーザの製造方法を図7及び図8を参照して説明する。

(1) 28mm×28mm×厚さ160 μ mのジルコニア基板80Bを出発材料とした。この絶縁性基板のヤング率は、超音波方式にて、測定したところ、200 GPaであった。この基板80Bの一面にウレタン系のレジスト79を形成し、通常の写真法により、ICの外部電極に対応する位置に、100 μ m径の開口部81aを形成した(図7(A))。

【0041】

(2) ついで、レジスト79を形成してある側から、マキナ社製のサンドブラスト装置で、下記の条件にて、サンドブラスト処理を行なって、100 μ mのバイアホール形成用の開口81を形成した。その配置は、ICの外部電極に1:1に対応した格子状で、180 μ mピッチに形成した(図7(C))。

【表3】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径25 μ m
圧力	0.2 MPa
ショット数	20

【0042】

(3) バイアホール形成用の開口81を形成した基板に、スパッタによりPd82を、基板80B表面とバイアホールの内壁81に蒸着した。バイアホール内壁81に、確実にPdを蒸着するため、基板表面に対して、 ± 80 度の角度で、基板両面からスパッタを行なった(図7(D))。

【0043】

(4) 次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、基板80Bの表面および、貫通孔81の壁面に厚さ0.6~3.0 μ mの無電解銅めっき膜83を形成した(図7(E))。

〔無電解めっき水溶液〕

200 mol/l 硫酸銅

0.800 mol/l EDTA

0.030 mol/l HCHO

0.050 mol/l NaOH

0.100 mol/l α 、 α' -ピピリジル

100 mg/l ポリエチレングリコール (PEG) 0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0044】

(4) 次に、無電解銅めっき膜83上に、貫通孔81内に優先的に析出するめっき液とめっき条件を用いて、貫通孔81内の充填と基材80Bの表面に、電解銅めっき膜84を形成した(図8(A))。

〔電解めっき液〕

硫酸 150 g/l

硫酸銅 160 g/l

添加剤 19.5 ml/l

〔電解めっき条件〕

電流密度 6.5 A/dm²

時間 80分

温度 22 ± 2 °C

攪拌 噴流攪拌

【0045】

(5) その後、基板80Bの一面は、PETフィルム85で保護し、他面のみを、基材80Bの表面が露出するまで研磨を行なった(図8(B))。

【0046】

(6) さらに、バイアホール(貫通孔71)72の銅めっき84上に、ニッケル86(5 μm)、金めっき87(0.03 μm)を施した後、他面の銅をリードとして、はんだめっき(実施例1と同条件)88を30 μm 析出させ、ランド74を形成した(図8(C))

。

【0047】

(7) その後、銅箔上のPETフィルム85を剥離し、PETフィルム85下にあった電気銅84にドライフィルムを貼り付け、露光現像後、電気銅めっき層と無電解銅めっき層をアルカリエッチング液にてエッチング処理を施して、ランド76P、76S、76Eを形成した(図8(D))。

【0048】

[実施例4] ヤング率=320 GPa, 28mm×28mm×160 μm 厚さ: インターポーザ材料: 96%アルミナ

実施例4のインターポーザの製造方法は、図7及び図8を参照した実施例3と同様であるため図示を省略する。

(1) 28mm×28mm×厚さ160 μm の96%アルミナ基板を出発材料とした。この絶縁性基板のヤング率は、超音波方式にて、測定したところ、320 GPaであった。この基板の一面にウレタン系のレジストを形成し、通常の写真法により、ICの外部電極に対応する位置に、100 μm 径の開口部を形成した。

【0049】

(2) ついで、レジストを形成してある側から、マキナ社製のサンドブラスト装置で、下記の条件にて、サンドブラスト処理を行なって、100 μm のバイアホール形成用の開口を形成した。その配置は、ICの外部電極に1:1で対応した格子状で、180 μm ピッチに形成した。

【表4】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径25 μm
圧力	0.2 MPa
時間	25

【0050】

(3) バイアホール形成用の開口を形成した基板に、スパッタによりPdを、基板表面とバイアホールの内壁に蒸着した。バイアホール内壁に、確実にPdを蒸着するため、基板表面に対して、±80度の角度から、基板両面からスパッタを行なった。

【0051】

(4) 次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、インターポーザの表面および、貫通孔の壁面に厚さ0.6~3.0 μm の無電解銅めっき膜を形成した。

〔無電解めっき水溶液〕

200 mol/l 硫酸銅

0.800 mol/l EDTA

0.030 mol/l HCHO

1. 050 mol/l NaOH

1. 100 mol/l α 、 α' -ピピリジル

100 mg/l ポリエチレングリコール (PEG) 0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0052】

(5) 次に、無電解銅めっき膜上に、貫通孔内に優先的に析出するめっき液とめっき条件を用いて、貫通孔内の充填とインターポーザの表面に、電解銅めっき膜を形成した。

〔電解めっき液〕

硫酸 150 g/l

硫酸銅 160 g/l

添加剤 19.5 ml/l

〔電解めっき条件〕

電流密度 6.5 A/dm²

時間 80分

温度 22±2℃

攪拌 噴流攪拌

【0053】

(6) その後、基板の一面は、PETで保護し、他面のみを、基材の表面が露出するまで研磨を行なった。

【0054】

(7) さらに、バイアホールの銅めっき上に、ニッケル5μm、金めっき0.03μmを施した後、他面の銅をリードとして、はんだめっき（実施例1と同条件）を30μm析出させた（実施例1と同条件）。

【0055】

(8) その後、銅箔上のPETフィルム85を剥離し、PETフィルム85下にあった電気銅84にドライフィルムを貼り付け、露光現像後、電気銅めっき層と無電解銅めっき層をアルカリエッチング液にてエッチング処理を施して、ランド76P、76S、76Eを形成した（図8（D））。

【0056】

〔実施例5〕 ヤング率=380GPa, 28mm×28mm×160μm厚さ：インターポーザ材料：99.9%アルミナ

(1) 28mm×28mm×厚さ160μmの99.9%アルミナ基板を出発材料とした。この絶縁性基板のヤング率は、超音波方式にて、測定したところ、380GPaであった。この基板の一面にウレタン系のレジストを形成し、通常の写真法により、ICの外部電極と対応する位置に、100μm径の開口部を形成した。

【0057】

(2) ついで、レジストを形成してある側から、マキナ社製のサンドブラスト装置で、下記の条件にて、サンドブラスト処理を行なって、100μmのバイアホール形成用の開口を形成した。その配置は、ICの外部電極に1:1で対応した格子状で、180μmピッチに形成した。

【表5】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径25μm
圧力	0.2MPa
時間	26

【0058】

(3) バイアホール形成用の開口を形成した基板に、スパッタによりPdを、基板表面とバイアホールの内壁に蒸着した。バイアホール内壁に、確実にPdを蒸着するため、基板表面に対して、±80度の角度から、基板両面からスパッタを行なった。

【0059】

(4) 次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、インターポーザの表面および、貫通孔の壁面に厚さ0.6~3.0 μ mの無電解銅めっき膜を形成した。

〔無電解めっき水溶液〕

200 mol/l 硫酸銅

0.800 mol/l EDTA

0.030 mol/l HCHO

2.050 mol/l NaOH

2.100 mol/l α 、 α' -ピピリジル

100 mg/l ポリエチレングリコール (PEG) 0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0060】

(5) 次に、無電解銅めっき膜上に、貫通孔内に優先的に析出するめっき液とめっき条件を用いて、貫通孔内の充填とインターポーザの表面に、電解銅めっき膜を形成した。

〔電解めっき液〕

硫酸 150 g/l

硫酸銅 160 g/l

添加剤 19.5 ml/l

〔電解めっき条件〕

電流密度 6.5 A/dm²

時間 45分

温度 22 \pm 2℃

攪拌 噴流攪拌

【0061】

(6) その後、基板の一面は、PETで保護し、他面のみを、基材の表面が露出するまで研磨を行なった。

【0062】

(7) さらに、バイアホールの銅めっき上に、ニッケル5 μ m、金めっき0.03 μ mを施した後、他面の銅をリードとして、はんだめっき（実施例1と同条件）を30 μ m析出させた（実施例1と同条件）。

(8) その後、銅箔上のPETフィルムを剥離し、PETフィルム85下にあった電気銅84にドライフィルムを貼り付け、露光現像後、電気銅めっき層と無電解銅めっき層をアルカリエッチング液にてエッチング処理を施して、ランド76P、76S、76Eを形成した（図8(D)）。

【0063】

〔実施例6〕 ヤング率=440GPa, 28mm \times 28mm \times 160 μ m厚さ：インターポーザ材料：緻密質SiC

(1) 28mm \times 28mm \times 厚さ160 μ mの緻密質SiC基板を出発材料とした。この絶縁性基板のヤング率は、超音波方式にて、測定したところ、440GPaであった。この基板の一面にウレタン系のレジストを形成し、通常の写真法により、ICの外部電極と対応する位置に、100 μ m径の開口部を形成した。

【0064】

(2) ついで、レジストを形成してある側から、マキナ社製のサンドブラスト装置で、下記の条件にて、サンドブラスト処理を行なって、100 μ mのバイアホール形成用の開口を形成した。その配置は、ICの外部電極に1:1で対応した格子状で、180 μ mピッチに形成した。

【表6】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\mu\text{m}$
圧力	0.2MPa
時間	30

【0065】

(3) バイアホール形成用の開口を形成した基板に、スパッタによりPdを、基板表面とバイアホールの内壁に蒸着した。バイアホール内壁に、確実にPdを蒸着するため、基板表面に対して、 ± 80 度の角度から、基板両面からスパッタを行なった。

【0066】

(4) 次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、インターポーザの表面および、貫通孔の壁面に厚さ0.6~3.0 μm の無電解銅めっき膜を形成した。

〔無電解めっき水溶液〕

200 mol/l 硫酸銅

0.800 mol/l EDTA

0.030 mol/l HCHO

3.050 mol/l NaOH

3.100 mol/l α 、 α' -ピピリジル

100 mg/l ポリエチレングリコール (PEG) 0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0067】

(5) 次に、無電解銅めっき膜上に、貫通孔内に優先的に析出するめっき液とめっき条件を用いて、貫通孔内の充填とインターポーザの表面に、電解銅めっき膜を形成した。

〔電解めっき液〕

硫酸 150 g/l

硫酸銅 160 g/l

添加剤 19.5 ml/l

〔電解めっき条件〕

電流密度 6.5 A/dm²

時間 80分

温度 22 ± 2 ℃

攪拌 噴流攪拌

【0068】

(6) その後、基板の一面は、PETで保護し、他面のみを、基材の表面が露出するまで研磨を行なった。

【0069】

(7) さらに、バイアホールの銅めっき上に、ニッケル5 μm 、金めっき0.03 μm を施した後、他面の銅をリードとして、はんだめっき（実施例1と同条件）を30 μm 析出させた（実施例1と同条件）。

【0070】

(8) その後、銅箔上のPETフィルムを剥離し、PETフィルム85下にあった電気銅84にドライフィルムを貼り付け、露光現像後、電気銅めっき層と無電解銅めっき層をアルカリエッチング液にてエッチング処理を施して、ランド76P、76S、76Eを形成した（図8(D)）。

【0071】

〔実施例7〕 インターポーザサイズ：24mm×24mm

実施例 7 のインターポーザは、実施例 4 において、出発材料のサイズを $24\text{ mm} \times 24\text{ mm}$ にした以外は、実施例 4 と同じである。

【0072】

[実施例 8] インターポーザサイズ: $20\text{ mm} \times 20\text{ mm}$

実施例 8 のインターポーザは、実施例 4 において、出発材料のサイズを $20\text{ mm} \times 20\text{ mm}$ にした以外は、実施例 4 と同じである。

【0073】

[実施例 9] インターポーザサイズ: $40\text{ mm} \times 40\text{ mm}$

実施例 9 のインターポーザは、実施例 4 において、出発材料のサイズを $40\text{ mm} \times 40\text{ mm}$ にした以外は、実施例 4 と同じである。

【0074】

[実施例 10] インターポーザ基板厚み: $120\text{ }\mu\text{m}$

実施例 10 のインターポーザは、実施例 4 において、出発材料の基板厚みを $120\text{ }\mu\text{m}$ とした。それに伴い、貫通孔を形成するサンドブラスト条件を下表の条件に変更した。また、貫通孔に導電剤を充填するめっき時間は、基板厚みに合わせて変更した。それ以外は、実施例 4 と同じである。

【表 7】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\text{ }\mu\text{m}$
圧力	0.2 MPa
時間	22

【0075】

[実施例 11] インターポーザ基板厚み: $800\text{ }\mu\text{m}$

実施例 11 のインターポーザは、実施例 4 において、出発材料の基板厚みを $800\text{ }\mu\text{m}$ とした。それに伴い、貫通孔を形成するサンドブラスト条件を下表の条件に変更した。また、貫通孔に導電剤を充填するめっき時間は、基板厚みに合わせて変更した。それ以外は、実施例 4 と同じである。

【表 8】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\text{ }\mu\text{m}$
圧力	0.2 MPa
時間	140

【0076】

[実施例 12] インターポーザ基板厚み: $1200\text{ }\mu\text{m}$

実施例 12 のインターポーザは、実施例 4 において、出発材料の基板厚みを $1200\text{ }\mu\text{m}$ とした。それに伴い、貫通孔を形成するサンドブラスト条件を下表の条件に変更した。また、貫通孔に導電剤を充填するめっき時間は、基板厚みに合わせて変更した。それ以外は、実施例 4 と同じである。

【表 9】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\text{ }\mu\text{m}$
圧力	0.2 MPa
時間	215

【0077】

【実施例13】 ヤング率=320GPa, 28mm×28mm×160 μ m_t、貫通孔の端面の開口径/中心の開口径=1.02:インターポーザ材料:96%アルミナ

実施例13の製造方法について図9、及び、実施例1の製造方法を示す図7、図8を参照して説明する。

(1) 28mm×28mm×厚さ160 μ mの96%アルミナ基板を出発材料80Bとした(図9(A))。この基板80Bの両面にウレタン系のレジスト79を形成し、通常の写真法により、ICの外部電極と対応する位置に、100 μ m径の開口部81aを形成した(図9(B))。

【0078】

(2) ついで、一面側から、表10の条件にて、サンドブラストを行って、絶縁性基材80のほぼ中央まで開口81bを形成し(図9(C))、その後、他面側から、表11の条件にて、サンドブラストを行って、貫通孔71とした。貫通孔の基板両端面部と中心部の開口径をキーエンス社製デジタルマイクロスコプ(VH-Z250)で測定した。両端面部の開口径d1、d2が102 μ m、中心部の開口径d2が100 μ mであった(図9(D))。

【表10】

砥粒	合成ダイヤモンド
砥粒径	平均粒径25 μ m
圧力	0.2MPa
時間	12

【表11】

砥粒	合成ダイヤモンド
砥粒径	平均粒径25 μ m
圧力	0.2MPa
時間	12

【0079】

(3) バイアホール形成用の開口を形成した基板に、スパッタによりPd81を、基板80B表面とバイアホール用貫通孔81の内壁に蒸着した。バイアホール内壁に、確実にPdを蒸着するため、基板表面に対して、±80度の角度で、基板両面からスパッタを行なった(図7(D))。

【0080】

(4) 次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、基材80Bの表面および、貫通孔81の壁面に厚さ0.6~3.0 μ mの無電解銅めっき膜83を形成した(図7(E))。

〔無電解めっき水溶液〕

200 mol/l 硫酸銅

0.800 mol/l EDTA

0.030 mol/l HCHO

4.050 mol/l NaOH

4.100 mol/l α 、 α' -ピピリジル

100 mg/l ポリエチレングリコール(PEG) 0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0081】

(5) 次に、無電解銅めっき膜上に、貫通孔内に優先的に析出するめっき液とめっき条件を用いて、貫通孔81内の充填とインターポーザの表面に、電解銅めっき膜84を形成した(図8(A))。

〔電解めっき液〕

硫酸 150 g/l

硫酸銅 160 g/l

添加剤 19.5 ml/l

〔電解めっき条件〕

電流密度 6.5 A/dm²

時間 80分

温度 22±2℃

攪拌 噴流攪拌

【0082】

(6) その後、基板の一面は、PETフィルム85で保護し、他面のみを、基材80Bの表面が露出するまで研磨を行なった(図8(B))。

【0083】

(7) さらに、バイアホール72の銅めっき84上に、ニッケル86(5μm)、金めっき87(0.03μm)を施した(実施例1と同条件)後、他面の銅をリードとして、はんだめっき(実施例1と同条件)88を30μm析出させ、ランド74を形成した(図8(C))。

【0084】

(8) その後、銅箔74上のPETフィルム85を剥離し、PETフィルム85下にあった電気銅84にドライフィルムを貼り付け、露光現像後、電気銅めっき層と無電解銅めっき層をアルカリエッチング液にてエッチング処理を施して、ランド76P、76S、76Eを形成した(図8(D))。

【0085】

[実施例14] ヤング率=320GPa, 28mm×28mm×160μm厚さ、貫通孔の端面の開口径/中心の開口径=5、インターポーザ材料:96%アルミナ

(1) 実施例14のインターポーザは、実施例13において、インターポーザに貫通孔を形成するサンドブラスト条件を下表に変更した以外は、実施例13と同じである。

【表12】

一面からのレーザ条件

砥粒	合成ダイヤモンド
砥粒径	平均粒径25μm
圧力	0.2MPa
時間	7

【表13】

他面からのレーザ条件

砥粒	合成ダイヤモンド
砥粒径	平均粒径25μm
圧力	0.2MPa
時間	7

【0086】

(2) 貫通孔形成後の両端部の開口径d1、d2は105μm、中心部の開口径d2が21μmであった。

【0087】

[実施例15]

実施例15のインターポーザは、実施例14と同様である。但し、実施例14では、バイアホールをめっき充填により製造した。これに対して、実施例15では、基板80の貫

通孔 81 に半田等の低融点金属のペーストを充填することによりバイアホールを製造した。実施例 15 では、バイアホールが、実施例 1～14 と比較して柔らかく、応力吸収能力が高い。

【0088】

[比較例 1] ヤング率 = 50 GPa, 28mm×28mm×160 μ m 厚さ: アルミナファイラー 50 重量部含有ガラエポ基材

比較例 1 の製造方法は、実施例 1 と同様であるため図 6 を参照して説明する。

(1) ビスフェノール A 型エポキシ樹脂 100 重量部とイミダゾール型硬化剤 5 重量部とアルミナファイラー 50 重量部を混合し、該樹脂をガラスクロスに含浸後、乾燥して、B ステージとしたプリプレグ 80 と、銅箔 78 とを積層して加熱プレスすることにより得られる片面銅張積層板 80A を出発材料として用いる (図 6 (A))。この絶縁性基材 80 の厚さは 160 μ m、銅箔 78 の厚さは 12 μ m である。この絶縁性基板のヤング率は、超音波方式により、測定したところ、50 GPa であった。

【0089】

(2) ついで、絶縁材側から、表 14 の条件にて、炭酸ガスレーザー照射を行って、絶縁性基材 80 を貫通して銅箔 78 に至るバイアホール形成用開口 81 を形成し、さらにその開口 81 内を紫外線レーザー照射によってデスミア処理した (図 6 (B))。この比較例 1 においては、バイアホール形成用の開口の形成には、三菱電機製の高ピーク短パルス発振型炭酸ガスレーザー加工機を使用し、基材厚 160 μ m のガラス布エポキシ樹脂基材に、マスクイメージ法で絶縁材側からレーザービーム照射して 100 穴/秒のスピードで、100 μ m のバイアホール形成用の開口を形成した。その配置は、IC の外部電極に 1:1 で対応した格子状で、180 μ m ピッチに形成した。バイアホール形成後、デスミア処理を行なった。デスミア処理用の YAG 第 3 高調波を用いた紫外線レーザー照射装置は、三菱電機社製の GT605LDX を使用し、そのデスミア処理のためのレーザー照射条件は、発信周波数が 5 KHz、パルスエネルギーが 0.8 mJ、ショット数が 10 であった。

【表 14】

マスク径	$\phi 1.4$ mm
パルスエネルギー	2.0 mJ / パルス
ショット数	30 ショット

【0090】

(3) デスミア処理を終えた基板に対して、銅箔 78 を PET フィルム 85 で保護してから、銅箔 78 をめっきリードとして、以下のめっき液と条件にて、電解銅めっき処理を施して、開口 81 の上部にわずかの隙間を残して、その開口 81 内に電解銅めっき 84 を充填してバイアホール 72 を形成する (図 6 (C))。

〔電解めっき液〕

硫酸 2.24 mol/l 硫酸銅 0.26 mol/l 添加剤 19.5 ml/l (アトテックジャパン社製、カパラシド GL)

〔電解めっき条件〕

電流密度 6.5 A/dm² 時間 65 分 温度 22 \pm 2 $^{\circ}$ C

【0091】

(4) さらに、銅めっき 84 上に、ニッケル 86、金めっき 87 を施した後、以下のめっき液と条件ではんだめっき (実施例 1 と同条件) 88 を 30 μ m 析出させた (実施例 1 と同条件) (図 6 (D))。

【0092】

(5) その後、銅箔 78 上の PET フィルム 85 を剥離し、銅箔 78 にドライフィルムを貼り付け、露光現像後、銅箔 78 をアルカリエッチング液にてエッチング処理を施して、ランド 76P、76S、76E を形成した (図 6 (E))。

(6) 最後に、28mm×28mm に外形加工を行い、インターポーザとした。

【0093】

【比較例2】 ヤング率=470GPa, 28mm×28mm×160 μ m厚さ: インターポーザ材料: サファイア

比較例2の製造方法は、実施例3の製造方法と同様であるため、図7及び図8を参照して説明する。

(1) 28mm×28mm×厚さ160 μ mのサファイア基板80Bを出発材料とした(図7(A))。この絶縁性基板のヤング率は、超音波方式にて、測定したところ、470GPaであった。この基板の一面にウレタン系のレジスト79を形成し、通常の写真法により、ICの外部電極と対応する位置に、100 μ m径の開口部81aを形成した(図7(B))

。

【0094】

(2) ついで、レジスト79を形成してある側から、マキナ社製のサンドブラスト装置で、下記の条件にて、サンドブラスト処理を行なって、100 μ mのバイアホール形成用の開口81を形成した。その配置は、ICの外部電極に1:1で対応した格子状で、180 μ mピッチに形成した(図7(C))。

【表15】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径25 μ m
圧力	0.2MPa
時間	33

【0095】

(3) バイアホール形成用の開口を形成した基板に、スパッタによりPd82を、基板表面とバイアホールの内壁に蒸着した。バイアホール内壁に、確実にPdを蒸着するため、基板表面に対して、±80度の角度から、基板両面からスパッタを行なった(図7(D))。

【0096】

(4) 次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、基材80Bの表面および、貫通孔81の壁面に厚さ0.6~3.0 μ mの無電解銅めっき膜83を形成した(図7(E))。

〔無電解めっき水溶液〕

200 mol/l 硫酸銅

0.800 mol/l EDTA

0.030 mol/l HCHO

5.050 mol/l NaOH

5.100 mol/l α 、 α' -ピピリジル

100 mg/l ポリエチレングリコール(PEG) 0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0097】

(4) 次に、無電解銅めっき膜83上に、貫通孔内に優先的に析出するめっき液とめっき条件を用いて、貫通孔81内の充填と基材80Bの表面に、電解銅めっき膜84を形成した(図8(A))。

〔電解めっき液〕

硫酸 150 g/l

硫酸銅 160 g/l

添加剤 19.5 ml/l

〔電解めっき条件〕

電流密度 6.5 A/dm²

時間 80分

温度 22±2℃

攪拌 噴流攪拌

【0098】

(5) その後、基板80Bの一面は、PETフィルム85で保護し、他面のみを、基材の表面が露出するまで研磨を行なった(図8(B))。

【0099】

(6) さらに、バイアホール72の銅めっき84上に、ニッケル86(5μm)、金めっき87(0.03μm)を施した後、他面の銅をリードとして、はんだめっき(実施例1と同条件)88を30μm析出させた(実施例1と同条件)(図8(C))。

【0100】

(7) その後、銅めっき84上のPETフィルム85を剥離し、PETフィルム85下にあった電気銅84にドライフィルムを貼り付け、露光現像後、電気銅めっき層と無電解銅めっき層をアルカリエッチング液にてエッチング処理を施して、ランド76P、76S、76Eを形成した(図8(D))。

【0101】

[比較例3] インターポーザサイズ: 15mm×15mm

比較例3のインターポーザは、実施例4において、出発材料のサイズを15mm×15mmにした以外は、実施例4と同じである。

【0102】

[比較例4] インターポーザサイズ: 45mm×45mm

比較例4のインターポーザは、実施例4において、出発材料のサイズを45mm×45mmにした以外は、実施例4と同じである。

【0103】

[比較例5] インターポーザ基板厚み: 100μm

比較例5のインターポーザは、実施例4において、出発材料の基板厚みを100μmとした。それに伴い、貫通孔を形成するサンドブラスト条件を下表の条件に変更した。また、貫通孔に導電剤を充填するめっき時間は、基板厚みに合わせて変更した。それ以外は、実施例4と同じである。

【表16】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径25μm
圧力	0.2MPa
時間	21

【0104】

[比較例6] インターポーザ基板厚み: 1300μm

比較例6のインターポーザは、実施例4において、出発材料の基板厚みを1300μmとした。それに伴い、貫通孔を形成するサンドブラスト条件を下表の条件に変更した。また、貫通孔に導電剤を充填するめっき時間は、基板厚みに合わせて変更した。それ以外は、実施例4と同じである

【表 17】

「サンドブラスト条件」

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\mu\text{m}$
圧力	0.2MPa
時間	235

【0105】

[比較例 7] ヤング率 = 320GPa , $28\text{mm} \times 28\text{mm} \times 160\mu\text{m}$ 厚さ、貫通孔の端面の開口径 / 中心の開口径 = 5.5、インターポーザ材料: 96% アルミナ

【0106】

比較例 7 のインターポーザは、実施例 13 において、インターポーザに貫通孔を形成するサンドブラスト条件を下表に変更した以外は、実施例 13 と同じである。

【表 18】

一面からのサンドブラスト条件

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\mu\text{m}$
圧力	0.2MPa
時間	6

【表 19】

他面からのサンドブラスト条件

砥粒	合成ダイヤモンド
砥粒径	平均粒径 $25\mu\text{m}$
圧力	0.2MPa
時間	6

【0107】

(2) 貫通孔形成後の両端部の開口径は、 $105\mu\text{m}$ 、中心部の開口径が $21\mu\text{m}$ であった。

【0108】

3. 半導体装置の作製

図 1 に示すパッケージ基板 10 へのインターポーザ及び IC チップの取り付けについて図 2 及び図 3 を参照して説明する。

(1) 図 7 (D) に示すインターポーザ 70 を、図 1 に示すパッケージ基板 10 に位置合わせして搭載した後、リフローを行って、接続した。

【0109】

(2) インターポーザ 70 と樹脂製パッケージ基板 10 間に市販の封止剤（アンダーフィル）68 を充填した後、 80°C で 15 分、続いて、 150°C で 2 時間硬化した（図 2）。

【0110】

(3) 次に、 $28\text{mm} \times 28\text{mm}$ の IC チップ 110 を、インターポーザ 70 に位置合わせして搭載した後、リフローを行って、実装した。

最後に、インターポーザ 70 と IC チップ 110 間に封止剤（アンダーフィル）69 を充填して、 80°C で 15 分、続いて、 150°C で 2 時間硬化した（図 3）。

【0111】

4. ヒートサイクル試験

3 で作製した半導体装置を、ヒートサイクル試験（ $-55^\circ\text{C} * 5\text{分} \leftrightarrow 120^\circ\text{C} * 5\text{分}$ ）に投入し、500、1000、1500、2000 時間後の接続抵抗を測定した。この結

果を図10の図表に示す。規格は、1000サイクル後、抵抗のシフト量が±10%以内である。インターポーザを構成する絶縁性基材のヤング率は、55～440GPaであることが望ましく、更に好適には、60～380GPaであることが望ましい。本発明者が半導体装置の基板実装時における熱応力の解析を行なったところ、インターポーザのヤング率が、前記した範囲内であると、ICチップ、インターポーザと樹脂製パッケージの熱応力等による各変形量が、ICとインターポーザとパッケージ基板の関係となる。このような関係となると、セラミック製ICと樹脂製パッケージ基板間の熱膨張差による応力をインターポーザが受けとめて、ICの配線層の樹脂に、応力を伝達しない。その結果、ICの配線層の樹脂に亀裂、断線が発生しないことが分った。インターポーザのヤング率が、小さくなると、応力によるインターポーザの変形量が大きくなる。インターポーザのヤング率が55GPa未満となると、ICとインターポーザの変形量の差が大きくなる。そして、その違いにより発生した応力に、ICの配線層の樹脂が耐えきれなくなり、ICの配線層の樹脂に亀裂、断線が発生することが分った。逆に、440GPaを越えると、インターポーザとパッケージ基板間の半田バンプに応力が集中して、そこで亀裂、断線が発生することが分った。

【0112】

5. 封止剤中のボイド確認

ヒートサイクル試験後、実施例2、4、6、7の半導体装置を、IC側から封止剤の約1/2の厚さのところまで、平面研磨して封止剤中のボイドの発生率を測定した。

【表20】

封止剤中のボイド発生率

実施例	ボイド発生率 (%)
実施例2	0
実施例5	0
実施例6	14
実施例7	19

【0113】

この結果より、インターポーザの大きさにより、封止剤の充填性が変化し、それが、接続信頼性に影響していることがわかる。即ち、インターポーザに搭載する電子部品の投影面積 \leq インターポーザの面積 \leq パッケージ基板の投影面積 $\times 1$ 、さらには、電子部品の投影面積 $\times 1.2 \leq$ インターポーザの面積 \leq パッケージ基板の投影面積 $\times 0.7$ が好適であることが確認できた。。

【0114】

6. 導電性物質中のボイド確認

絶縁基板の貫通孔部を断面研磨して、ボイドの発生率を測定した。

【表21】

導電性物質内のボイド

実施例 比較例	ボイド発生率 (%)
実施例2	7
実施例11	0
実施例12	0
比較例7	32

【0115】

この結果より、貫通孔の断面形状は、導電物質の充填性に影響していることがわかる。こ

のように、インターポーザの貫通孔の断面形状としては、少なくとも1端面の開口径が、貫通孔中心の穴径以上であることが好ましい。さらには、1端面の開口径／貫通孔の関係が、1.02～5.0が好ましい。1未満であると、貫通孔内に導電性物質を未充填なく、充填するのが難しい。貫通孔内にボイドが発生すると、熱衝撃等で、そのボイドを起点にクラックが発生する。1以上となると、貫通孔端面の開口径が、その他の貫通孔部分より大きくなるので、導電性物質の充填が容易に行なわれる。その結果、クラックの起点となるボイドは無くなる。

【0116】

7. クラックの進行方向の確認

比較例5, 6, 7の半導体パッケージを断面研磨して、接合部分のクラックの方向を確認した。

【表22】

クラックの進行方向

比較例	クラック進行方向
比較例5	インターポーザに対して垂直
比較例6	インターポーザに対して垂直
比較例7	貫通孔のテーパーに沿って発生

【0117】

この断面観察より、比較例7は、導電性物質内のボイドを起点として、クラックが発生し、それが貫通孔内壁に沿って接合部に到達していることが分った。このことから、応力は、貫通孔の内壁に沿って接合部に伝わることを実証された。つまり、貫通孔の断面形状がテーパーになっていることは、応力緩和に有効であることが確認できた。

【図面の簡単な説明】

【0118】

【図1】本発明の実施例1に係る樹脂製パッケージ基板の断面図である。

【図2】図1に示す樹脂製パッケージ基板にインターポーザを取り付けた状態の断面図である。

【図3】図2に示す樹脂製パッケージ基板にICチップを搭載し、ドータボードに取り付けた状態の断面図である。

【図4】図3に示すICチップ、インターポーザ、樹脂製パッケージ基板の平面図である。

【図5】図5(A)は実施例1のインターポーザの平面図であり、図5(B)は実施例1の別例に係るインターポーザの平面図である。

【図6】実施例1に係るインターポーザの製造工程図である。

【図7】実施例2に係るインターポーザの製造工程図である。

【図8】実施例2に係るインターポーザの製造工程図である。

【図9】実施例13に係るインターポーザの製造工程図である。

【図10】ヒートサイクル試験の結果を示す図表である。

【符号の説明】

【0119】

10 樹脂製パッケージ基板

30 多層コア基板

64E グランド用バンパ

64P 電源用バンパ

64S 信号用バンパ

68、69 アンダーフィル

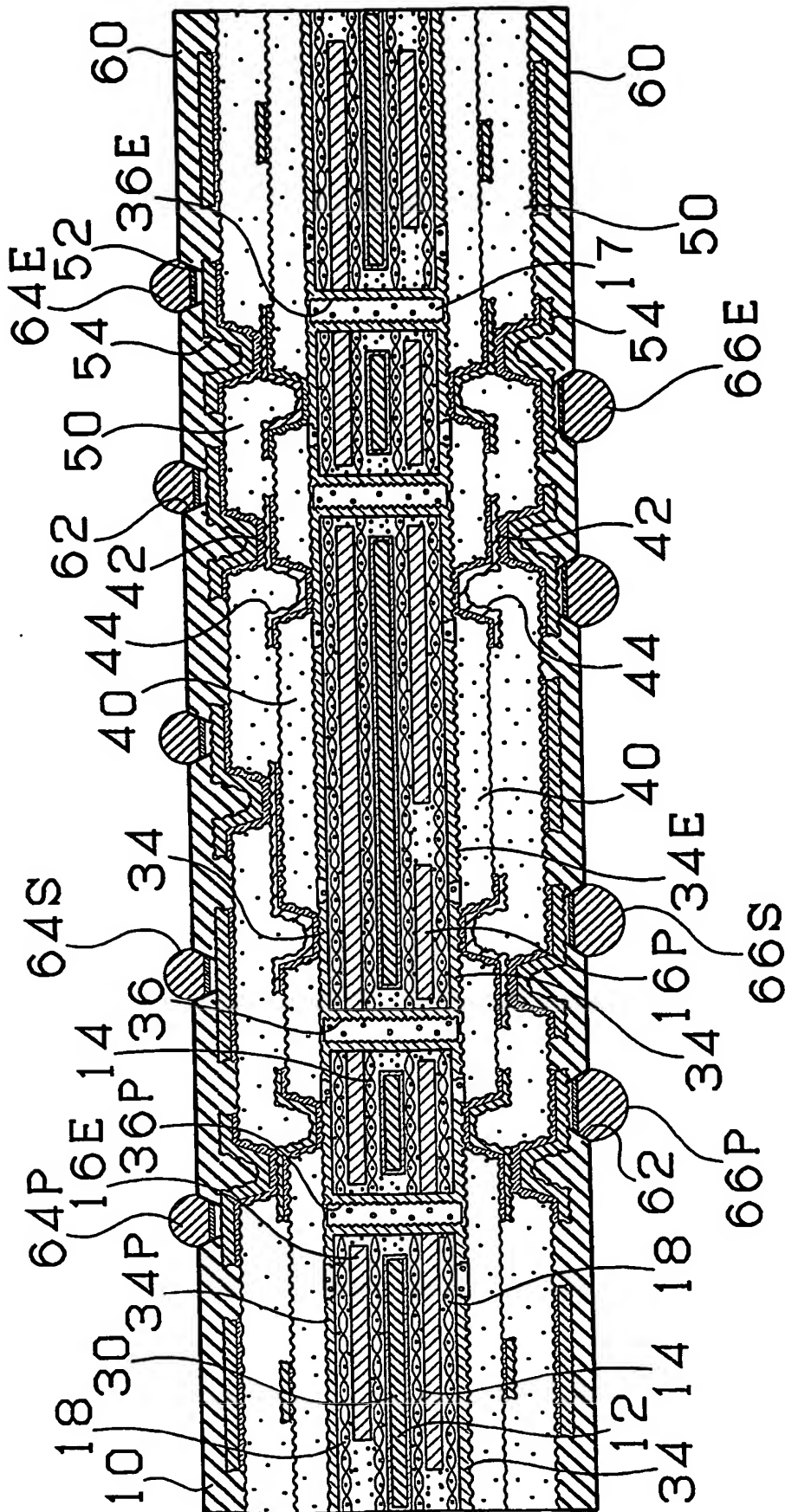
70 インターポーザ

72 バイアホール

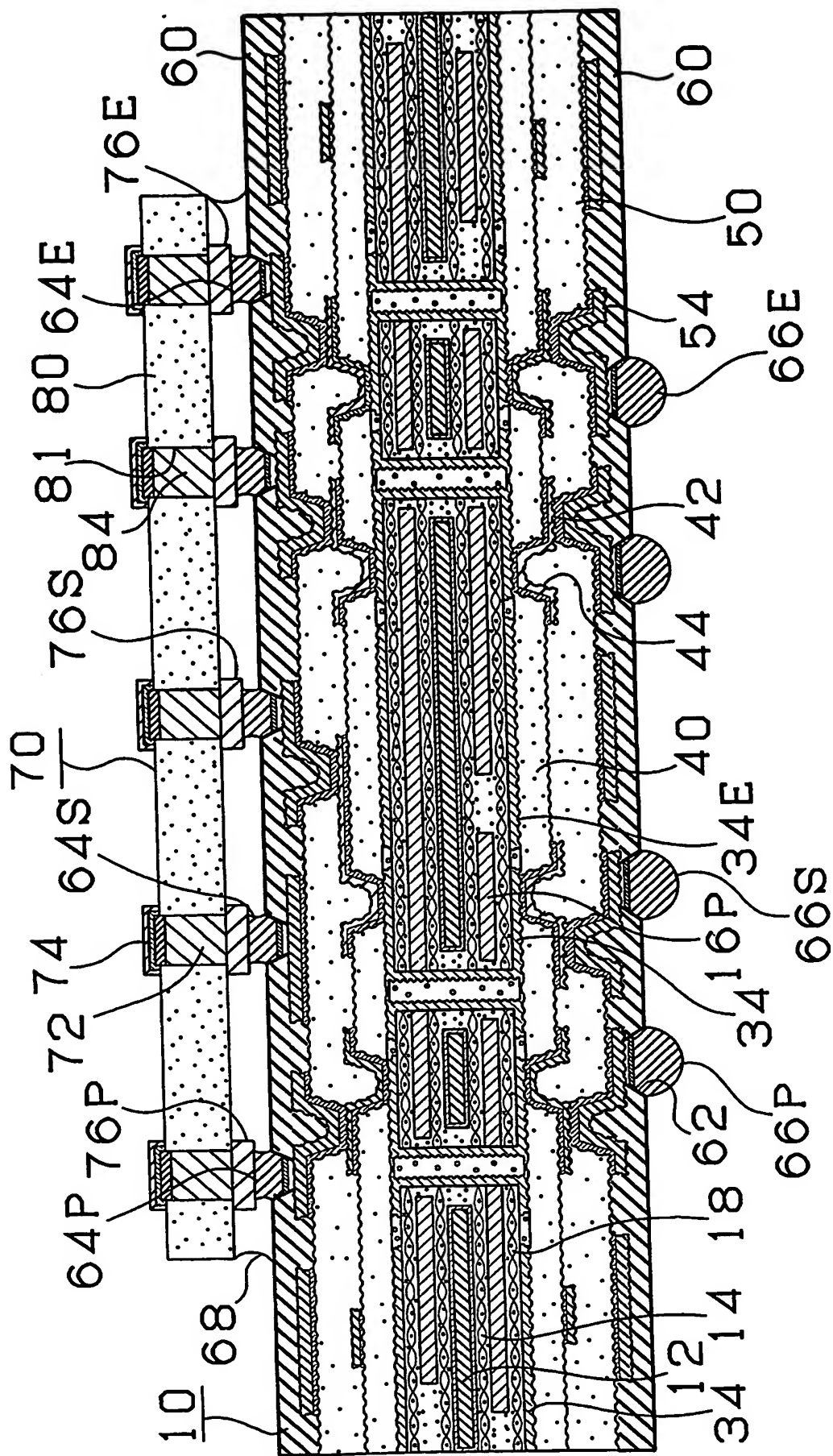
74 ランド

76E グランド用ランド
76P 電源用ランド
76S 信号用ランド
80 基材
80B 基材
81 貫通孔
110 ICチップ
120 ドータボード

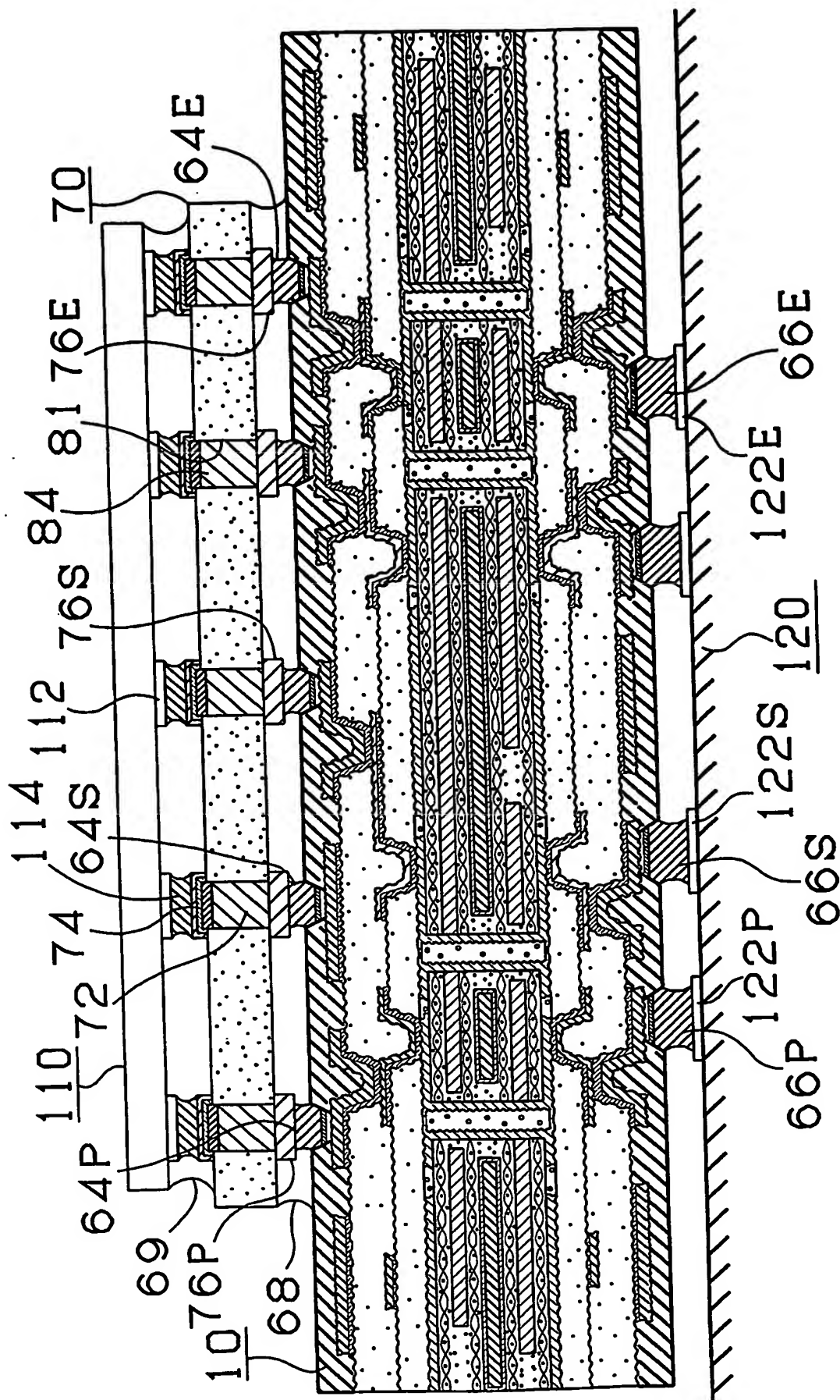
【書類名】 図面
【図1】



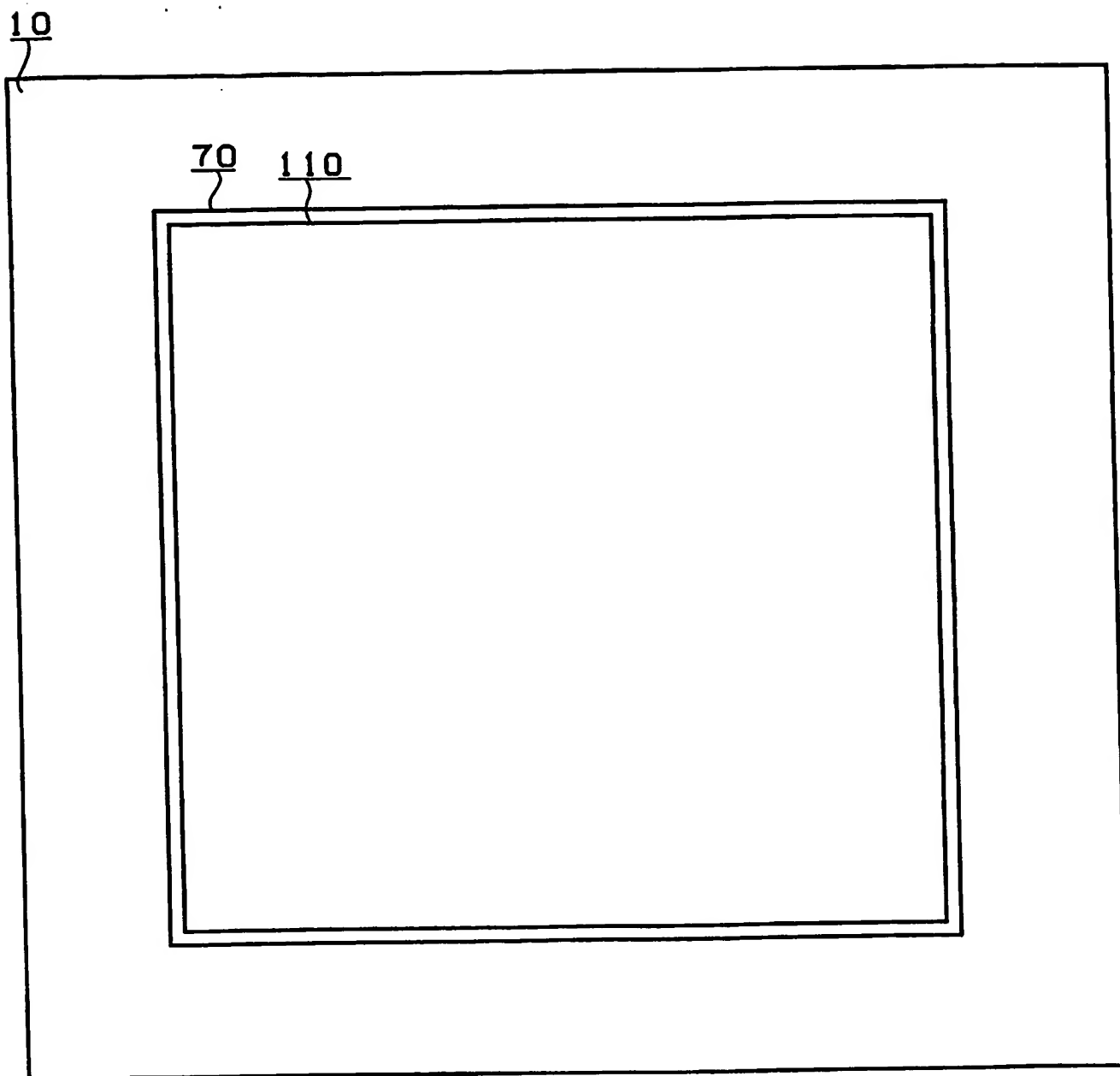
【図 2】



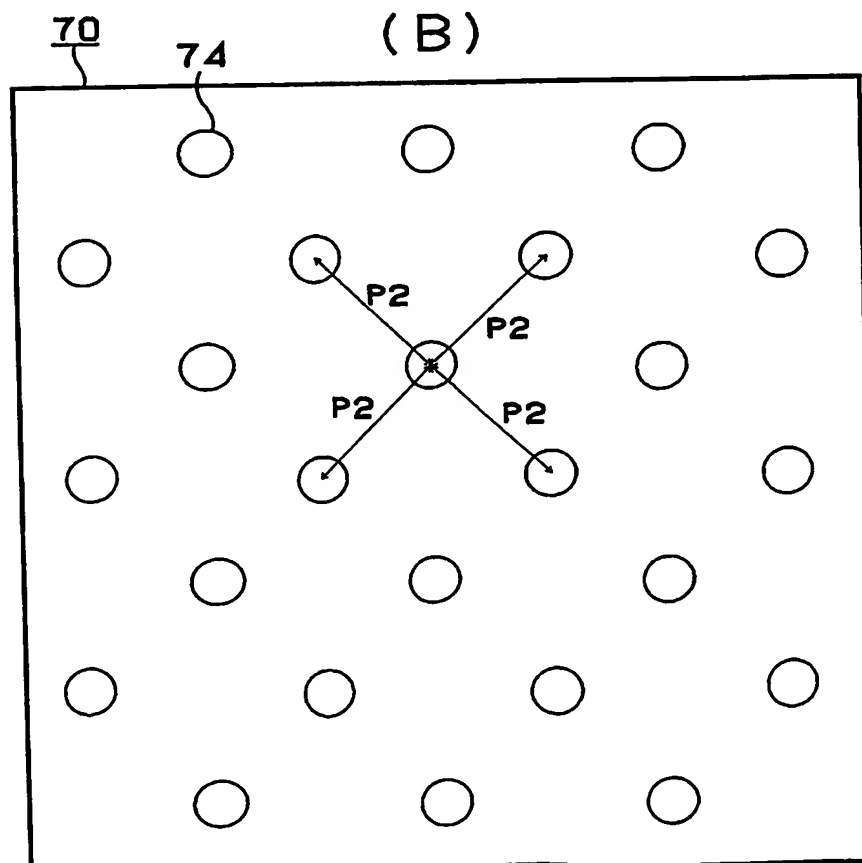
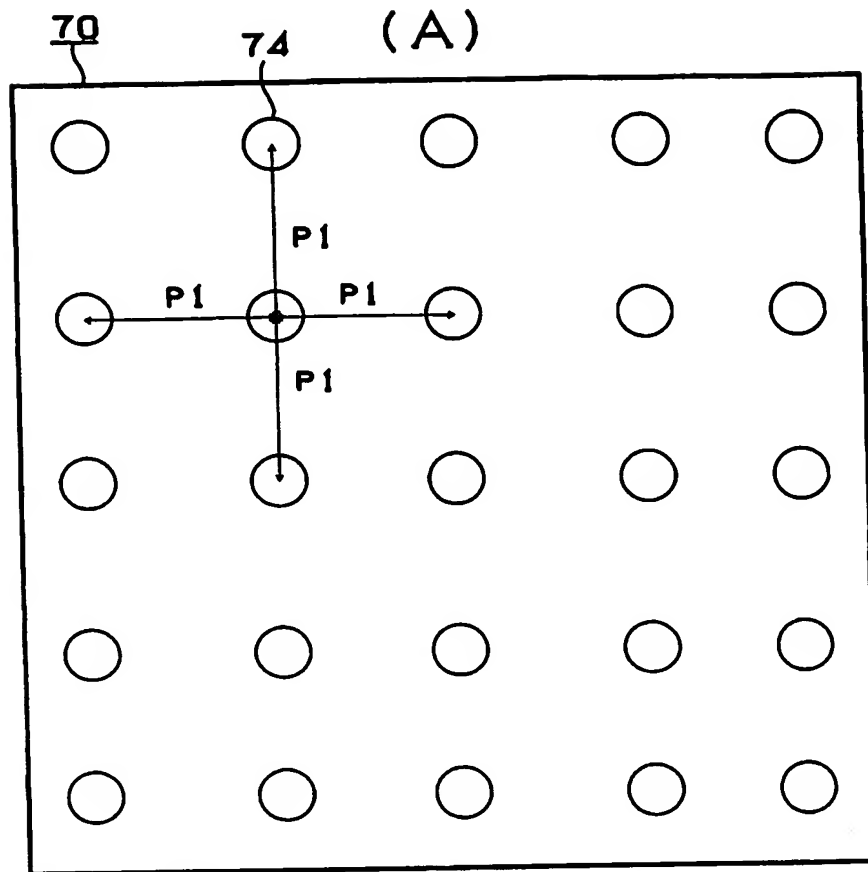
【図3】



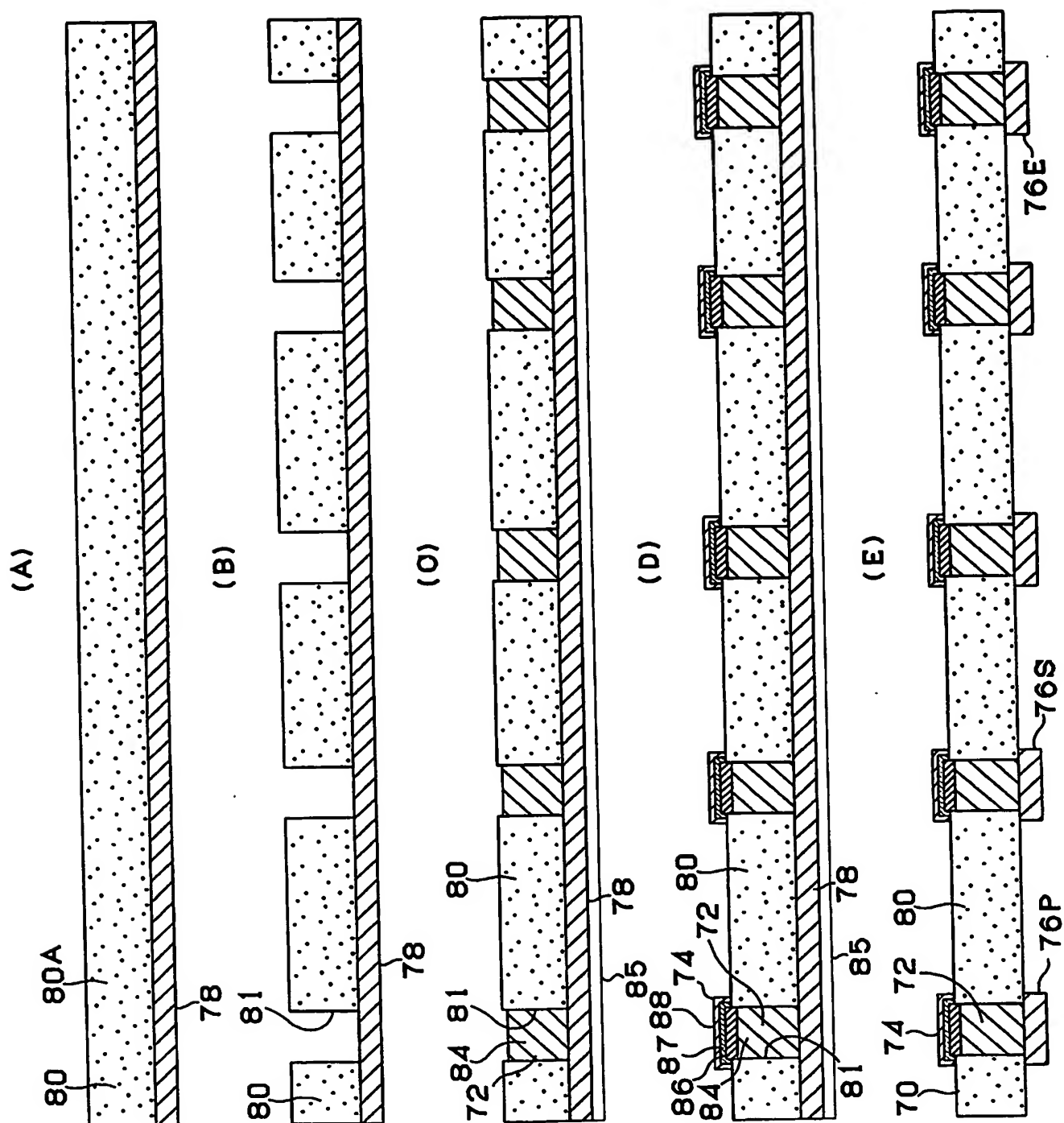
【図4】



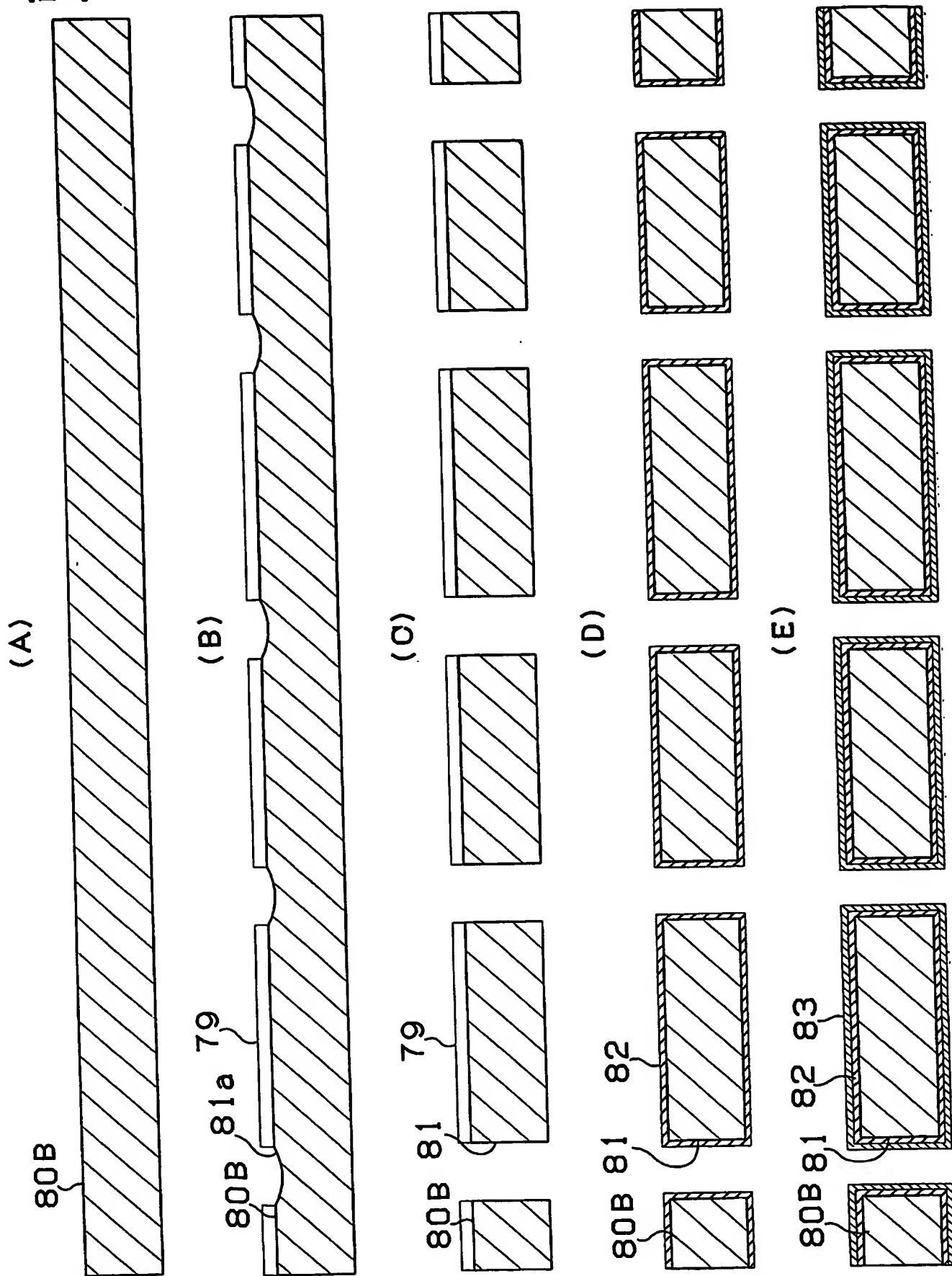
【図 5】



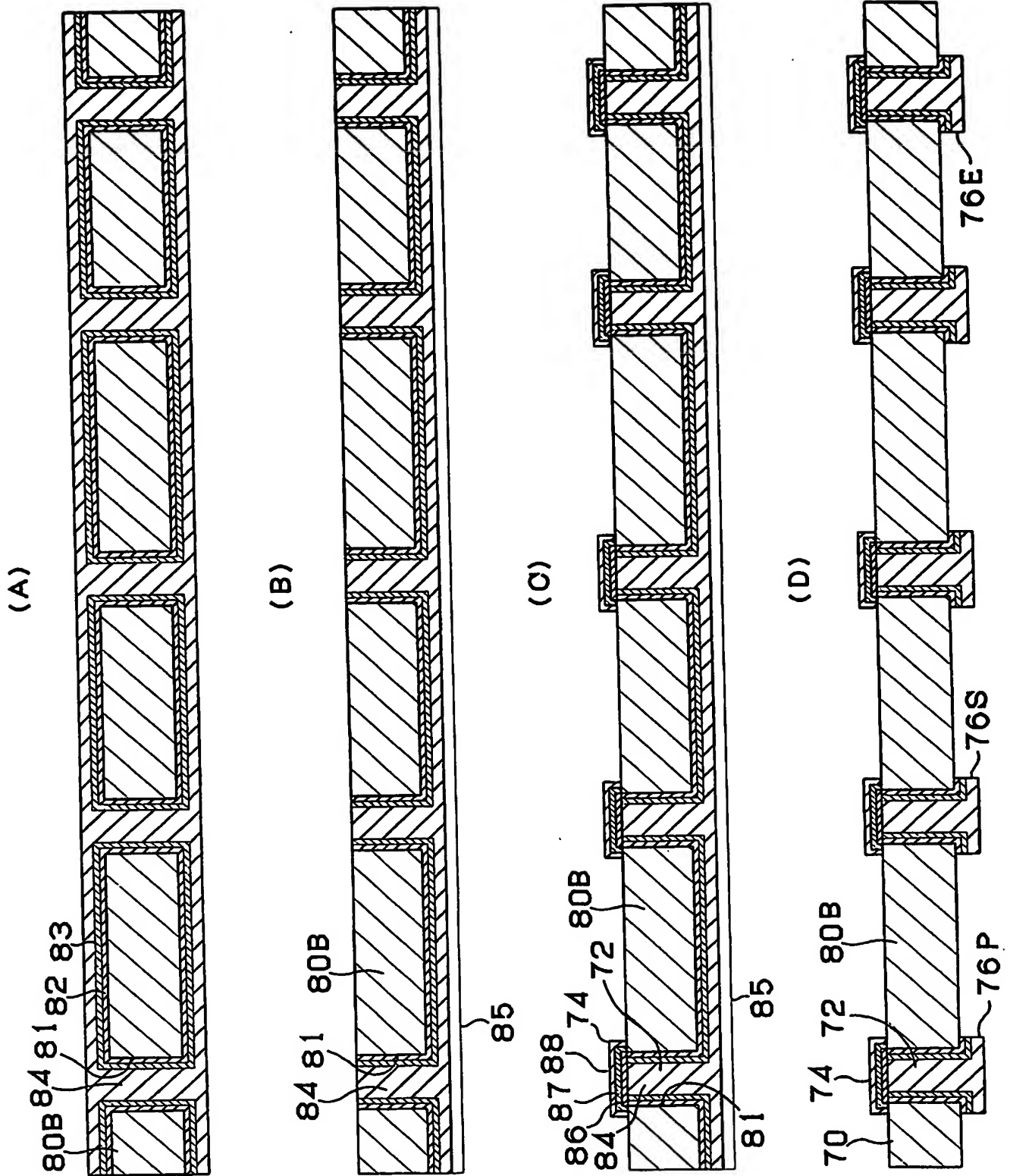
【図 6】



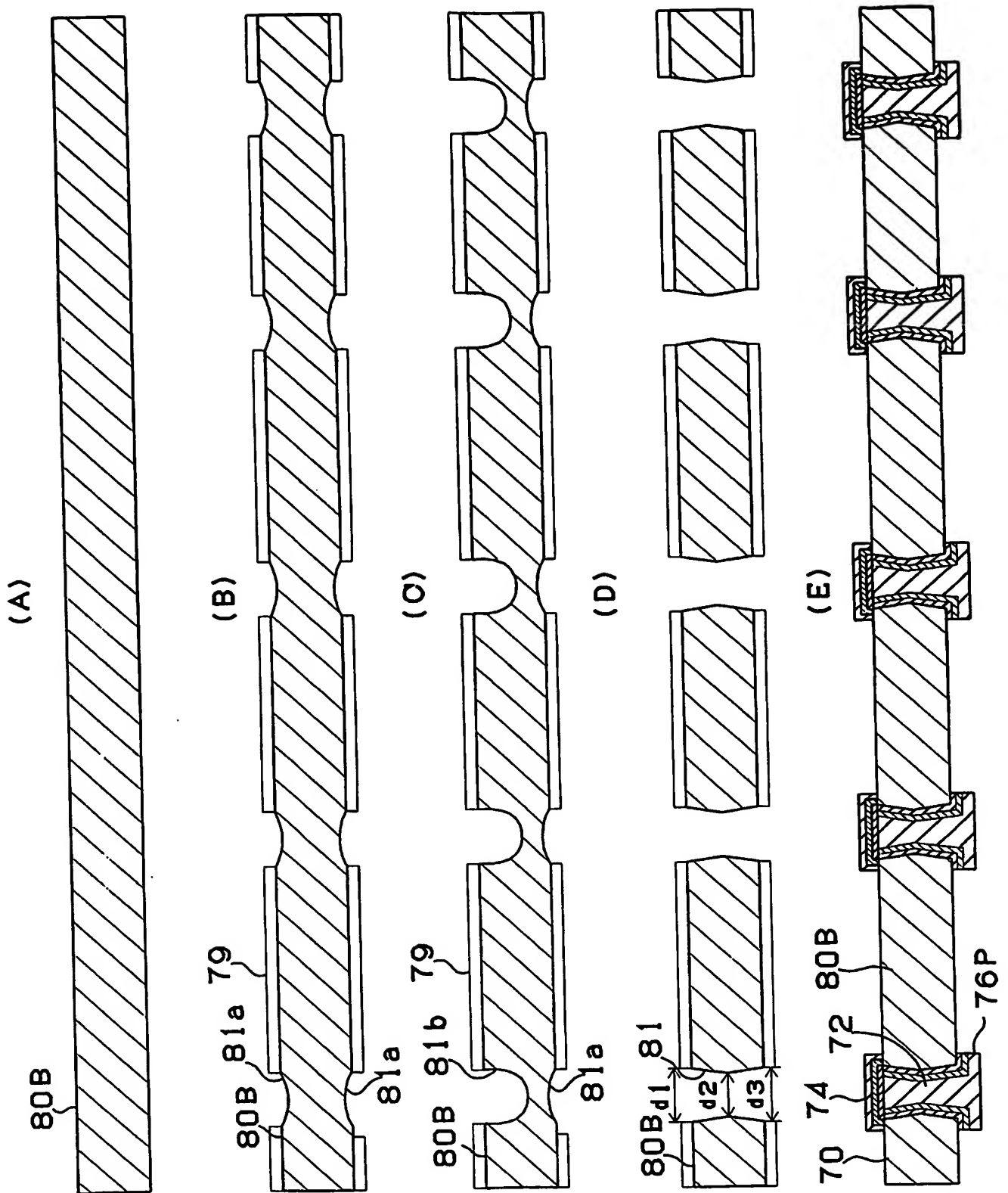
【図 7】



【図 8】



【図 9】



【図10】

	絶縁基材 のヤング 率 (GPa)	絶縁基材の 大きさ (mm×mm)	絶縁基材 の厚み (μm t)	絶縁基材に形成した貫通孔の径			ヒートサイクル試験後の導通抵抗変化量 (%)			
				一端面の開 口径	他端面の開 口径	貫通孔中心 部の開口径	500サイ クル後	1000サ イクル後	1500サ イクル後	2000サ イクル後
実施例1	55	28	160	100	100	100	2.3	5.6	8.6	10.6
実施例2	60	28	160	100	100	100	1.4	4.8	4.7	4.7
実施例3	200	28	160	100	100	100	1.6	3.6	3.3	3.5
実施例4	320	28	160	100	100	100	1.1	2.8	3.2	3.4
実施例5	380	28	160	100	100	100	1.5	2.2	3.4	3.6
実施例6	440	28	160	100	100	100	3.2	4.7	8.9	12.3
実施例7	320	24	160	100	100	100	2.4	4.4	4.6	5.7
実施例8	320	20	160	100	100	100	5.4	8.9	10.6	12.3
実施例9	320	40	160	100	100	100	5.8	8.3	11.4	14.5
実施例10	320	28	120	100	100	100	4.3	8.6	9.7	10.4
実施例11	320	28	800	100	100	100	1.2	3.4	3.6	3.8
実施例12	320	28	1200	100	100	100	5.6	8.7	9.2	12.3
実施例13	320	28	160	102	100	102	0.2	1.2	1.2	1.5
実施例14	320	28	160	105	105	21	0.6	1.3	1.4	1.5
実施例15	320	28	160	105	105	21	0.1	0.3	0.8	1.0
比較例1	50	28	160	100	100	100	8.7	11.2	∞	∞
比較例2	470	28	160	100	100	100	7.4	11.9	∞	∞
比較例3	320	15	160	100	100	100	ICをインターポーザに搭載できず			
比較例4	320	45	160	100	100	100	インターポーザをパッケージ基板に搭載できず			
比較例5	320	28	100	100	100	100	7.3	13.2	∞	∞
比較例6	320	28	1300	100	100	100	8.4	14.6	∞	∞
比較例7	320	28	160	105	105	19	7.8	15.4	17.6	∞

【書類名】 要約書**【要約】**

【課題】 パッケージ基板に搭載した IC チップで配線パターンの断線を防ぐことができるインターポーザを提供する。

【解決手段】 インターポーザ 70 をパッケージ基板 10 と IC チップ 110 との間に介在させることで、熱膨張の大きな多層プリント配線板 10 と熱膨張の小さな IC チップ 110 との間の熱膨張率差による応力を吸収させることができる。特に、インターポーザ 70 を構成する絶縁性基板 80 としてヤング率 55 ～ 400 GPa のものを用いることで、インターポーザ 70 内で応力を吸収する。

【選択図】 図 3

認定・付加情報

特許出願の番号	特願 2003-331360
受付番号	50301569850
書類名	特許願
担当官	第四担当上席 0093
作成日	平成15年 9月25日

<認定情報・付加情報>

【提出日】 平成15年 9月24日

特願 2003-331360

出願人履歴情報

識別番号

[000000158]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

岐阜県大垣市神田町2丁目1番地

氏 名

イビデン株式会社